

# 部分電力変換の原理に基づく 高効率インバータ実現の理学的追求

河村 篤男\*, 小原 秀嶺 (横浜国立大学)

Scientific Pursuit for Feasibility of High Efficient Inverter Based on Principle of Partial Power Conversion  
Atsuo Kawamura and Hidemine Obara (Yokohama National University)

## 1. 序論

電気自動車駆動用途を想定した高効率電力変換器の実現を目指し、文献(1)では、部分昇圧を利用した高効率チョップ回路が報告されている。その動作原理は、回路を電力変換する部分としない部分とに分けて、損失を低減する考え方に基づいており、99.5%の効率実測結果が報告されている。この部分昇圧の考え方を直流チョップから交流に変換するインバータに応用できないかという観点から、効率の理学的な検討に関して報告する。

## 2. 2電源 HEECS インバータ回路

<2・1>提案回路 直流を交流に変換する代表的な単相インバータであるフルブリッジ回路に対して、本研究では、部分昇圧回路の考え方をさらに発展させた、部分電力変換の原理に基づく図1の回路を提案する。これを2電源 HEECS インバータと呼ぶことにする。本回路の前段は、2電源 HEECS チョップ(1)であり、ここではフィルタを介して正弦波の全波整流波形を出力する。その後段に、折り返し回路と呼ばれるフルブリッジ回路を設けて、半周期毎に全波整流波形の正負を切り替えることにより、最終的に交流波形を生成する。各部の理想波形を図2に示す。

一般的なフルブリッジ回路において、ひずみの少ない正弦波電圧を得るためには、交流側に出力フィルタを接続するが、本回路は前段の直流-直流変換の時点で PWM に伴う波形ひずみを直流フィルタによって除去する。後段の折り返し回路においては、交流基本波 1 周期にスイッチングをわずか 2 回しか行わないため、スイッチング損失がほぼ発生しない。このような動作原理を基に考えると、本回路構成により超高効率なインバータを実現するためには、(1) HEECS チョップのスイッチング損失の低減、(2) 折り返し回路の導通損失の低減が特に重要であることが分かる。別の見方をすれば、一般的な電力変換器で設計のトレードオフ関係となるスイッチング損失および導通損失を本回路ではある程度分けて設計することが可能である。

<2・2>理論効率の考え方 直流の一定電圧を出力する場合の HEECS チョップの効率  $\eta_{chop\_const}$  は、上段のチョップが動作する領域では (1) 式で求められる(1)。

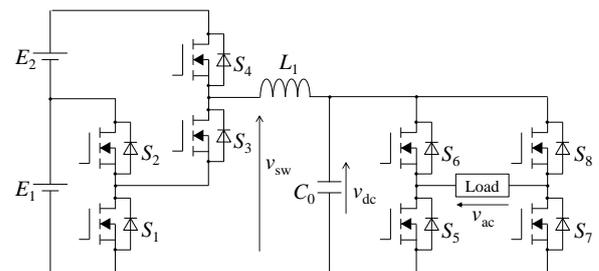


図1 提案する2電源 HEECS インバータ

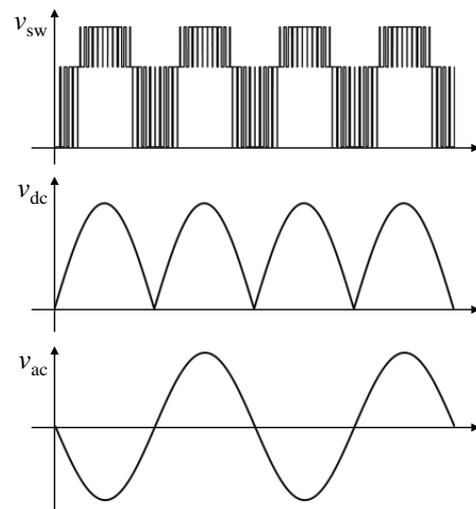


図2 2電源 HEECS インバータの各部波形

$$\eta_{chop\_const} = \frac{P_1 + \eta_{upper} \cdot P_2}{P_1 + P_2} \quad (1)$$

ただし、 $P_1$ 、 $P_2$ はそれぞれ下段の入力電源  $E_1$  および上段の入力電源  $E_2$  からの電力、 $\eta_{upper}$  は上段のチョップの効率であり、下段のチョップの導通損は無視してある。

次に、図2に示したように、出力電圧を全波整流波形に制御する場合の HEECS チョップ効率を求める。図3は、出力電圧、出力電流および出力電力の半周期波形である。 $\theta$  を基準位相、 $\theta_1$  を下段チョップと上段チョップの動作が切り替わる位相、 $\theta_2$  を  $90^\circ$  と定義する。さらに計算を簡単にするため、負荷は純抵抗と仮定する。図3の電力波形にお

いて、各区間内に電源から負荷に移送するエネルギー量[J]をそれぞれ、区間 $[\theta_0, \theta_1]$ で電源  $E_1$  から出力されるものを  $W_{11}$ 、区間 $[\theta_1, \theta_2]$ で電源  $E_1$  から出力されるものを  $W_{21}$ 、区間 $[\theta_1, \theta_2]$ で電源  $E_2$  から出力されるものを  $W_{22}$  と定義する。この区間での HEECS チョップ効率  $\eta_{chop}$  は、次式で求まる。

$$\eta_{chop} = \frac{\eta_{lower} \cdot W_{11} + W_{21} + \eta_{upper} \cdot W_{22}}{W_{11} + W_{21} + W_{22}} \quad (2)$$

ただし、区間 $[\theta_1, \theta_2]$ で電源  $E_1$  から出力される電力量  $W_{21}$  は効率 100% で出力されると仮定する。計算を簡単化するために 2 つのチョップ効率が等しい( $=\eta_{upper}$ ) と仮定すると、(2) 式は次式に簡単化される。

$$\eta_{chop} = \frac{\eta_{upper} \cdot (W_{11} + W_{22}) + W_{21}}{W_{11} + W_{21} + W_{22}} \quad (3)$$

(3) 式の分母は、正弦波 4 分の 1 周期分の負荷へのエネルギー移動分なので、負荷が決まれば、この大きさは決まる。したがって、この式の大きさを変えるパラメータは、 $E_1$  と  $E_2$  の大きさ、 $E_1$  から  $E_2$  にチョップ動作が切り替わる位相  $\theta_1$  とチョップ効率  $\eta_{upper}$  である。ただし、計算を簡単にするために  $(E_1 + E_2)\sin\theta_1 = E_1$  と仮定した。

### <2・3> 総合効率を最大化するための電圧比率の最適化

(3) 式のチョップ効率を最大化するには、 $W_{21}$  を最大化すれば良いことが分かる。 $W_{21}$  は、区間 $[\theta_1, \theta_2]$ で電源  $E_1$  から出力されるパワーを積分したものであるので、

$$W_{21} = \int_{\theta_1}^{90^\circ} (E_1 + E_2)\sin\theta_1 \cdot I_0 \sin\theta d\theta \quad (4)$$

で求めることが出来る。簡単な計算の後、

$$W_{21} = (E_1 + E_2)I_0 \sin\theta_1 \cos\theta_1 \quad (5)$$

となるので、 $W_{21}$  は、 $\theta_1=45^\circ$  のとき最大となる。つまり、2 電源 HEECS チョップは、入力電源の電圧比を  $E_1=2.41E_2$  と選んだ場合に最も効率を高くすることができる。

### 3. 3 電源 HEECS インバータ回路とその最大効率

上記の 2 電源 HEECS チョップの議論は、多電源の回路に発展できる。例えば、3 電源 HEECS インバータ回路は図 4 となり、図 3 の位相区分を 3 つに拡張し、3 段ある各チョップの動作が切り替わる位相をそれぞれ  $\theta_1, \theta_2, \theta_3 (=90^\circ)$  と定義すると (3) 式に対応する効率式の分母の固定項は次式となる。ただし、 $E = E_1 + E_2 + E_3$  である。

$$W = E \cdot I_0 (\sin\theta_1 \cos\theta_1 - \sin\theta_1 \cos\theta_2 + \sin\theta_2 \cos\theta_2) \quad (6)$$

これを最大化する角度は、 $\theta_1=12.6$  度、 $\theta_2=58.3$  度となる。

### 4. 考察

提案回路では、常にスイッチング動作をする素子は 1 つになるので、上述した設計思想に従って適切に半導体パワーデバイスの選定を行うことにより、一般的なフルブリッジインバータよりも高効率化が可能である。机上検討では、

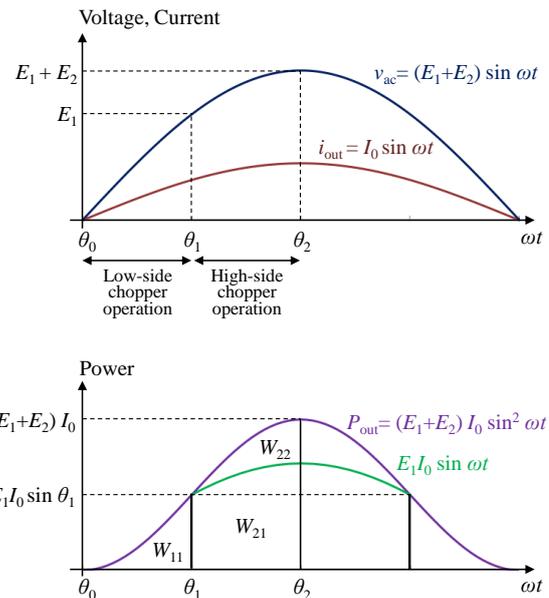


図 3 2 電源 HEECS インバータにおいて効率を最大化する入力電圧比の解析 (出力半周期波形)

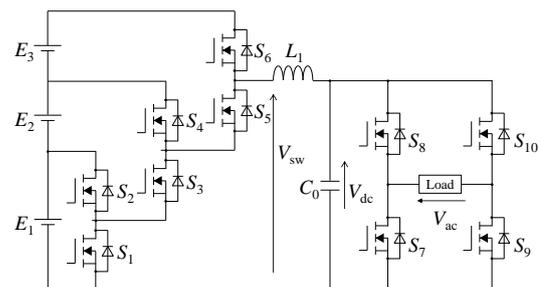


図 4 3 電源 HEECS インバータ

$E_1 + E_2 = 400\text{V}$ 、 $I_0 = 25\text{A}$  の動作条件において、HEECS チョップに使用するパワーデバイスのオン抵抗  $17\text{m}\Omega$ 、スイッチング時間  $0.1\mu\text{s}$ 、スイッチング周波数  $20\text{kHz}$ 、折り返しインバータに使用するパワーデバイスのオン抵抗  $12\text{m}\Omega$  で、フィルタ損失が無視できれば 99.8% に近い総合効率が求まる。本提案回路は、高効率化を目的として部分電力変換の原理を基に構成したものであるが、結果的にはマルチレベル電力変換器の回路構成に帰着していることが分かる。

### 5. 結論

部分電力変換の原理に基づいて、高効率回路トポロジーの理学的な実現可能性について検討した結果、最適な入力電圧比設定および半導体パワーデバイスの選定により、超高効率な数 kW 級の電力変換が実現できる可能性を示した。

### 文献

- (1) Y. Tsuruta, A. Kawamura, "Principle Verification Prototype Chopper Using SiC MOSFET Module Developed for Partial Boost Circuit System", *IEEE ECCE2015*, pp.1421-1426, 2015.