

HEECS インバータの直流電源電圧比に関する最適化の検討

河村篤男*, Hadi Setiadi, 那須 祥生, 味口 泰彦, 小原 秀嶺 (横浜国立大学)

One investigation on efficiency maximization of HEECS Inverter

Atsuo KAWAMURA, Hadi STEADI, Yoshiki NASU, Yasuhiko MIGUCHI, Hidemine OBARA (Yokohama National University)

1. まえがき

著者らは、SiC デバイスを利用した図 1 の HEECS 回路構成のインバータ (HEECS インバータ) を提案し、高効率の実現を理学的な見地から検討してきた^(1,2)。本論文では、出力容量 C_{oss} と 2 電源の電圧比だけに注目して、損失を低減し、合わせてこれ以外のパラメータも修正し、高い効率を実測したので報告する。

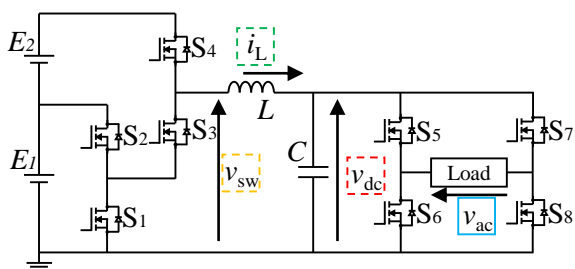


図 1 2 電源 HEECS インバータ
Fig.1 Two Battery HEECS Inverter

2. C_{oss} と 2 電源電圧比が損失に与える影響

パワーデバイスの出力容量 C_{oss} からスイッチング動作する毎の充放電する電流の大きさが求まり、その充放電電力は損失となると考えると、それは DS 間の電圧の関数となる。一方で、スイッチング損失はスイッチングする電圧と電流の関数となるので、やはり DS 間の電圧の関数となる。そこでこの 2 つに起因する損失は E_1 と E_2 の比率を変えることにより最小値を持つと予想される。そこで以下に示す回路パラメータの条件下で直接法(測定精度は悪い)⁽¹⁾により損失を測定したものを図 2 に示す。

測定条件: $E_1 + E_2 = 433V$ (一定), $V_{out} = 428V_{acpeak}$,
 $L = 1.27mH$ ($18m\Omega$ 、フェライト)、 $C = 8\mu F$ (フィルム)、
スイッチング周波数 $f_s = 16kHz$ 、 $P_{out} = 1300W$
図 2 では $E_1 = 250V$ 付近で最小損失を示している。

理論的な損失の式もが導出でき、同じような特性を示す。

3. 平均総損失の測定結果と平均効率

2 節の結果を踏まえ、 $E_1 = 250V$ の条件のもとで、出力電力を可変して損失を文献 (2) で提案した仮想トランス非同期損失測定法 (VTASLM) により求めた平均効率を図 3 に示した。出力 1300W の時に、損失は 2.43W、効率は 99.813% と

なり、その測定精度は $\pm 0.0025\%$ となった。詳しい実験条件や実験データなどは文献(3)で公表予定である。

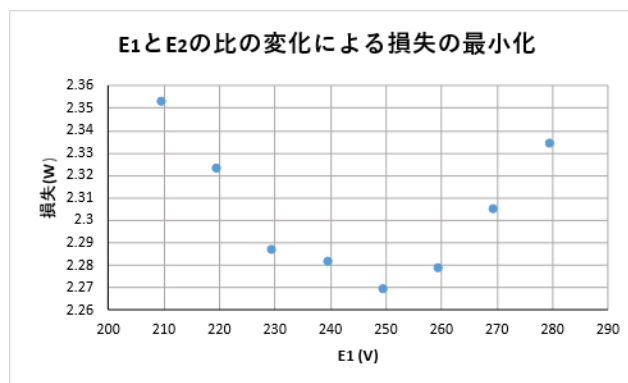


図 2 損失と E_1 の実験での関係測定 ($P_{out} = 1300W$ 、 $E_1 + E_2 = 433V$ で一定、直接法⁽¹⁾に基づく実測データ)
Fig. 2 Relation between loss and E_1 (experiments)

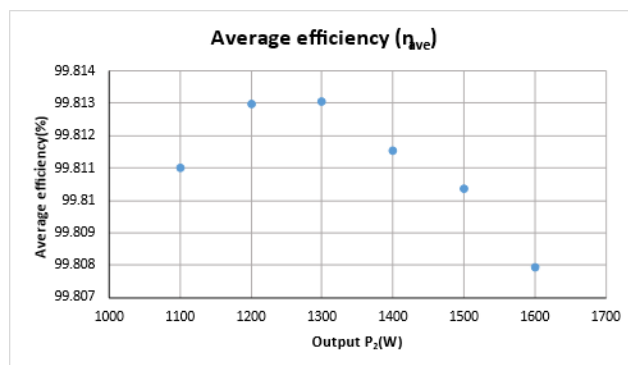


図 3 仮想トランス非同期測定法で実測した平均効率⁽²⁾

Fig.3 Measured efficiency (VTASLM)⁽³⁾

4. まとめ

HEECS インバータの効率向上のため E_1 と E_2 の電圧比を調整することにより、SiC デバイスを用いて平均効率 99.813% $\pm 0.025\%$ を実測した。

文献

- (1) A. Kawamura et al, IEEJ JIA, Vol.9, No.6, pp.663-673, 2020 (DOI : 10.1541/ieejia.20001291)
- (2) A. Kawamura et al, IEEJ JIA, Vol.11, No.1, pp.175-184, 2022 (DOI:10.1541/ieejia.21008251)
- (3) 河村他、電気学会 SPC 研究会 2022 年 3 月 (荏岐)発表予定