

# デッドビート電流制御を内包する電圧制御系の安定性の検証

味口 泰彦\*, Hadi Setiadi, 那須 祥生, 小原 秀嶺, 河村 篤男(横浜国立大学)

Stability Verification of Deadbeat Current Control + Voltage Loop Control System

Yasuhiko Miguchi, Hadi Setiadi, Yoshiki Nasu, Hidemine Obara, Atsuo Kawamura (Yokohama National University)

## 1. まえがき

我々の研究グループは、高速 High/Low パルス制御<sup>(1)(2)</sup>や HEECS インバータの制御<sup>(3)</sup>において、デッドビート電流制御+電圧ループ制御を用いてきた。電圧ループ制御部のゲインは、主回路インダクタとコンデンサのエネルギーバランスから計算されてきた<sup>(1)(2)</sup>が、この論文では、デジタル制御システムの安定性の観点からゲイン決定プロセスを見直す。

## 2. 回路と離散時間モデル

ここでは、HEECS を用いた系統連系インバータを例に、安定性を解析する。図 1 に回路図を示す。図 2 に直流部の等価回路を示す。インバータ、連系リアクトル、系統電圧源は電流源に置き換えられている。

この回路の方程式は次のようになる。

$$\frac{dx}{dt} = Ax(t) + B_1u(t) + B_0i_{dc} \dots\dots\dots (1)$$

$$x(t) = \begin{bmatrix} v_c(t) \\ i_L(t) \end{bmatrix}, \quad u(t) = \text{output of the switching network}$$

$$A = \begin{bmatrix} 0 & 1/C \\ -1/L & 0 \end{bmatrix}, \quad B_1 = \begin{bmatrix} 0 \\ 1/L \end{bmatrix}, \quad B_0 = \begin{bmatrix} -1/C \\ 0 \end{bmatrix},$$

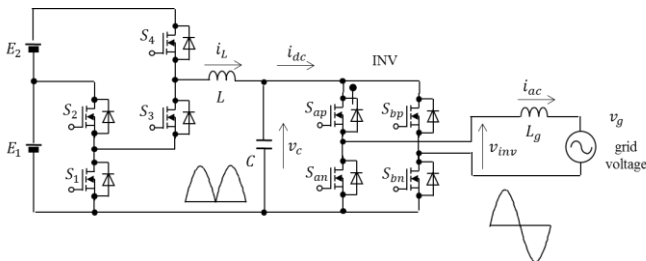


図 1 HEECS を用いた系統連系インバータの回路図

Fig.1 Circuit of grid-connected inverter based on HEECS

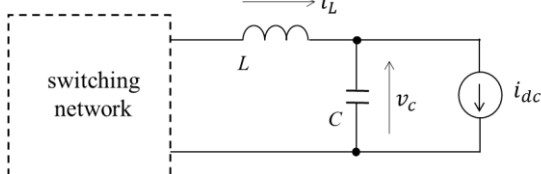


図 2 直流部等価回路

Fig. 2 Equivalent circuit of the dc part

これに対する離散時間方程式は次のようになる。

$$x[k+1] = Fx[k] + G_1\Delta T[k] + G_0i_{dc}[k] \dots\dots\dots (2)$$

$$F = e^{AT} = \begin{bmatrix} F_{11} & F_{12} \\ F_{21} & F_{22} \end{bmatrix}, \quad G_1 = e^{AT/2}B_1E = \begin{bmatrix} g_{11} \\ g_{12} \end{bmatrix},$$

$$G_0 = A^{-1}(e^{AT} - I)B_0 = \begin{bmatrix} g_{01} \\ g_{02} \end{bmatrix}$$

ここで、行列 F は下記のように表現できる：

$$e^{AT} = \begin{bmatrix} \cos\omega_n T & \sqrt{\frac{L}{C}} \sin\omega_n T \\ -\sqrt{\frac{C}{L}} \sin\omega_n T & \cos\omega_n T \end{bmatrix}$$

$$\omega_n = \frac{1}{\sqrt{LC}}$$

$\Delta T(k)$  はサンプリング区間  $[kT, (k+1)T]$  の中心にパルスの中心を持つパルスのパルス幅である。

## 3. 制御則と安定性解析

式(2)の第 2 行を取り出すと、

$$i_L(k+1) = F_{21}v_c(k) + F_{22}i_L(k) + g_{12}\Delta T(k) + g_{02}i_{dc}(k)$$

$i_L(k+1)$  を  $i_{Lref}$  で置き換え、 $\Delta T(k)$  について解くと：

$$\begin{aligned} \Delta T(k) &= (i_{Lref} - F_{21}v_c(k) - F_{22}i_L(k) - g_{02}i_{dc}(k)) / g_{12} \\ &= \begin{bmatrix} -F_{21} & -F_{22} \end{bmatrix} x(k) + \frac{1}{g_{12}} i_{Lref} - \frac{g_{02}}{g_{12}} i_{dc}(k) \\ &= Kx(k) + \frac{1}{g_{12}} i_{Lref} - \frac{g_{02}}{g_{12}} i_{dc}(k) \dots\dots\dots (3) \end{aligned}$$

となる。これがデッドビート電流制御則 (Dead Beat Current Control Law, DBCCL) である。 $\Delta T$  から  $i_L$  への開ループ伝達関数は下記のように計算できる：

$$\begin{aligned} i_L/\Delta T &= [0 \quad 1](zI - F)^{-1}G_1 \\ &= \frac{1}{z^2 - (F_{11} + F_{22})z + \det F} g_{12} \left\{ z - \left( F_{11} - F_{21} \frac{g_{11}}{g_{12}} \right) \right\} \dots\dots\dots (4) \end{aligned}$$

ここで、(4)の零点は

$$z_{0c} = F_{11} - F_{21} \frac{g_{11}}{g_{12}} = 1$$

である。この制御を適用したとき、 $i_{Lref}$  から  $i_L$  への閉ループ伝達関数は下記ようになる

$$\begin{aligned} i_L/i_{Lref} &= [0 \ 1](zI - (F + G_1K))^{-1}G_1 \frac{1}{g_{12}} \\ &= \frac{z - z_{0c}}{z(z - z_{0c})} = \frac{1}{z} \end{aligned} \quad \dots\dots\dots (5)$$

コンデンサ電圧を制御するためには、デッドビート電流制御の外側に電圧制御ループを追加する必要がある。その制御ブロック図を図3に示す。電流基準  $i_{Lref}$  からコンデンサ電圧  $v_c$  への伝達関数は下記ようになる:

$$\begin{aligned} v_c/i_{Lref} &= [1 \ 0](zI - (F + G_1K))^{-1}G_1 \frac{1}{g_{12}} \\ &= \frac{g_{11}}{g_{12}} \cdot \frac{z+1}{z(z-1)} = g_r \frac{z+1}{z(z-1)} \end{aligned} \quad \dots\dots\dots (6)$$

式(6)を用いて、図3は図4のように簡単化できる。

図4のゲイン  $K_{pv}$  をゼロから  $\infty$  まで変えたときの根軌跡を図5に示す。ゲイン0のとき、根軌跡は原点と  $1+j0$  から出発する。ゲインを増加させると二つの根はゲイン 0.054 のとき  $0.414+j0$  で出会い、その後上下に分かれる。ゲインが 0.317 を越えるとシステムは不安定になる。文献(3)の実験では  $K_{pv} = 0.06$  を用いた。

#### 4. 考察

文献(1)では、主回路インダクタとコンデンサのエネルギーバランスと称する式

$$\frac{1}{2}L(i_{Lref} - i_L)^2 = \frac{1}{2}C(v_{cref} - v_c)^2$$

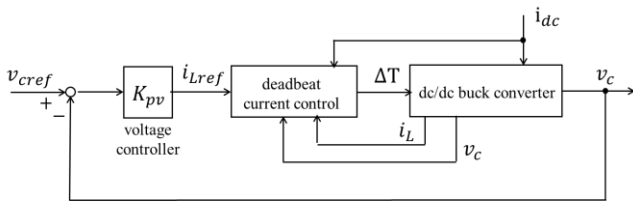


図3 制御ブロック図 (DBCCL+VC)

Fig. 3 Control block diagram (DBCCL+VC)

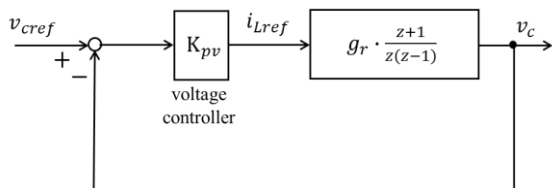


図4 簡単化した電圧制御ループブロック図

Fig. 4 Simplified voltage control block diagram

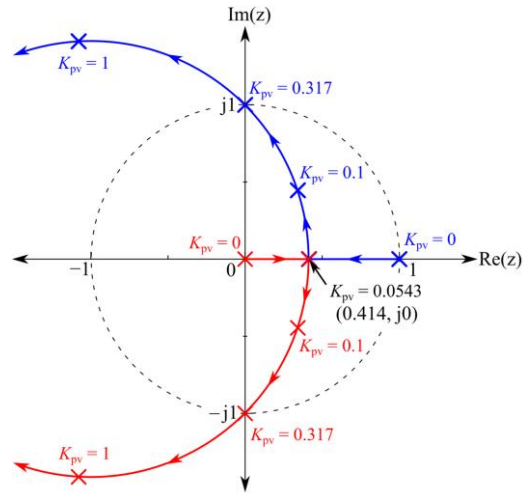


図5 電圧制御ループの根軌跡

Fig. 5 Root loci of the voltage control loop

から電圧ループのゲイン  $A$  が

$$A = \sqrt{C/L}$$

と算出されている。 $L=2.43\text{mH}$ ,  $C=8\mu\text{F}$  の場合、 $A=0.057$  となり、根軌跡法で計算したゲインとたまたま一致している。しかし、デジタル制御系の安定性を議論する場合、極が単位円の内部に存在しているかどうか、をチェックするのが原則である。

#### 5. まとめ

$z$  平面での根軌跡法によって、デッドビート電流制御を内包するデジタル電圧制御系の安定性が検証された。

謝辞：本研究は科研費 17H06147 によってサポートされている。

#### 文 献

- (1) S. Mizushima, A. Kawamura, I. Yuzurihara, A. Takayanagi, and R. Ohma: "Development of dc-dc converter for high/low pulse voltage output using deadbeat control," 2015 International Future Energy Electronics Conference (IFEEEC2015), November, 2015
- (2) Y. Kosode, H. Obara, A. Kawamura, Y. Hosoyamada, T. Suenaga, and I. Yuzurihara: "High performance transient response of high/low pulse voltage using two-phase interleaved dc-dc buck converter under half sampling time deadbeat control," IEEJ Journal of Industry Applications, vol.9, no.4, pp.1-9, 2020
- (3) 味口、Setiadi、那須、小原、河村：「超高効率単相系統連系インバータ (HEECS) の進み力率での運転」, 電気学会産業応用部門大会, Vol.1, pp. 127-130 (2021年8月)