

HEECS インバータのインダクタの再製作による 効率改善の実験報告

河村 篤男*, PHAM Van-Long, 味口 泰彦, 小原 秀嶺 (横浜国立大学)

Experimental report on efficiency improvement of HEECS Inverter by new inductor production
Atsuo KAWAMURA, Van-Long PHAM, Yasuhiko MIGUCHI, Hidemine OBARA (Yokohama National University)

1. まえがき

著者らは、SiC デバイスを利用した図1の HEECS 回路構成のインバータ (HEECS インバータ) を提案し、高効率の実現を理学的な見地から検討してきた^(1,2)。本論文では、インダクタだけを再設計製作して、損失を最少化する試みを行い、最高効率を実測したので報告する。

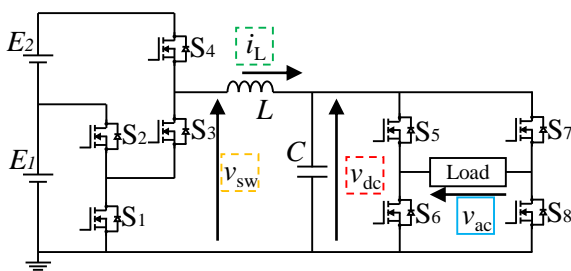


図1 2電源 HEECS インバータ
Fig.1 Two Battery HEECS Inverter

2. インダクタンスが損失に与える影響と測定結果

表1に示すように、文献(3)で試作した2種類のインダクタに追加して3種類目のインダクタ(#3)を再設計製作して損失を実測した。#3のインダクタは、磁路の体積をなるべく抑制して#1のインダクタとほぼ同等にし、かつ、銅線抵抗が小さくなるように設計製作した。

表1 3種類の試作インダクタ

Table I Comparison of three kinds of inductors

番号	L(mH)	R(mΩ)	材質	磁路体積比
#1	1.27	15.06	フェライト	1.00
#2	2.06	5.24	フェライト	3.91
#3	1.25	11.66	フェライト	1.51

#3のインダクタで実測した効率と測定精度の表を図2と図3に示した。測定法は、VTASLM法を適用した⁽¹⁾。最大効率と測定精度は#2のインダクタの場合、99.828%±0.006%であるのに対して、#3のインダクタを用いると、99.836%±0.004%へと向上した。ただし、最大効率時の出力は1500Wから1300Wへと減少した。

3. まとめ

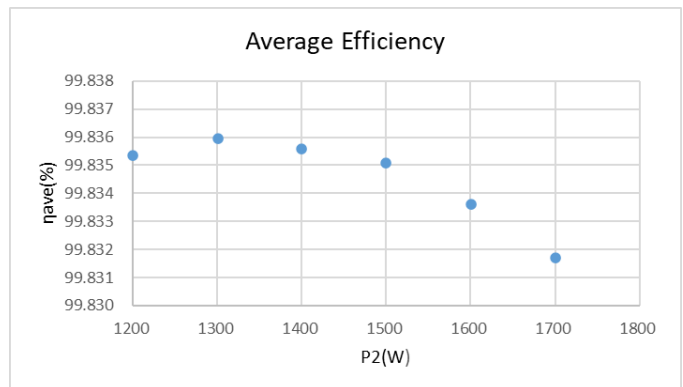


図2 #3インダクタを用いた場合の効率 (実測)
Fig. 2 Efficiency with #3 inductor(experiments)

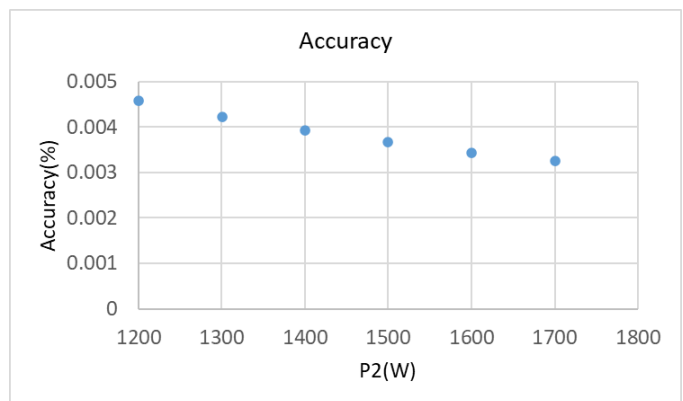


図3 #3インダクタを用いた場合の測定精度 (実測)

Fig.3 Accuracy with #3 inductor (experiments)

フィルタ L の設計パラメータを調整することにより、 L の鉄損及びジュール損に起因する損失は減少した。変換効率が非常に高くなると、基本波周波数の鉄損は、損失の合計値の低減の見地からは、無視できない要素と考えられる。

文献

- (1) A. Kawamura et al, IEEJ JIA, Vol.11, No.1, pp.175-184, 2022 (DOI:10.1541/ieejjia.21008251)
- (2) A. Kawamura et al, IEEJ TEEE, Vol.18, No.1, pp.6-14, 2023 (doi.org/10.1002/tee.23728)
- (3) 河村他, 電気学会全国大会 4-053, 2023